

液相中での SiO₂ コーティング技術および 微細部品向け保護膜としての応用

米澤 岳洋

SiO₂ Coating Technology in Liquid Phase and Its Application
as a Protective Film for Micro-Components

Takehiro YONEZAWA

Abstract

Thermistors are electronic components used in temperature sensors. Our chip thermistors have high reliability due to a protective glass coating that covers thermistor body. However, it is difficult to apply a protective glass coating to small elements. In this research, we have developed a SiO₂ film deposition technology in the liquid phase that utilizes the hydrolysis and polycondensation reaction of silicon alkoxide, and propose the deposition mechanism in this reaction based on the relationship between deposition conditions and film thickness. We report on the excellent coverage and adhesion of the obtained SiO₂ film, and on a 0402 size chip thermistor with a SiO₂ protective film deposited using this deposition method.

キーワード：サーミスタ、保護膜、SiO₂、液相成膜、アルコキシド

1. 緒 言

1.1 サーミスタとは

サーミスタとは温度変化に対して大きな抵抗変化を示す抵抗器で、この抵抗値変化を利用して温度を検出する電子部品である。当社では、温度の上昇に対して抵抗が減少する NTC (negative temperature coefficient) サーミスタ（以降単にサーミスタと呼ぶ）を製造販売している。サーミスタの抵抗-温度特性は、絶対温度 T_0 (25℃ とすることが多い) における抵抗値を R_0 、絶対温度 T_1 における抵抗値を R_1 とすると、次式で表され、温度に対して指数関数的に抵抗値が減少する。

$$R_1 = R_0 \exp \{B(1/T_1 - 1/T_0)\}$$

サーミスタの特性は基準の温度の時の抵抗値 R_0 と B 定数と呼ばれる温度係数によって表され、実測された抵抗値 R_1 から温度を算出することができる。サーミスタは、小型で安価、応答性が良いため広く用いられており、樹脂やガラス、金属などでモールドされた形でエアコンや冷蔵庫、給湯器などの温度センサとして用いられ、チップの形状のいわゆるチップサーミスタとして、電子機器内部基板に直接実装されて用いられる。後者

について、温度に敏感で動作温度に従った制御が必要な電波送信用の RF 出力アンプや温度補償型水晶発振器、リチウムイオン電池パックなどが代表例である。くわえて、スマートフォンやウェアラブルデバイスなどを中心とした電子機器の小型、高性能化にともなって、素子の小型化が要求されている。図 1 にセラミックスコンデンサのサイズ別トレンド¹⁾を示すが、チップサーミスタもセラミックスコンデンサに追従する形で小型化が進行し、

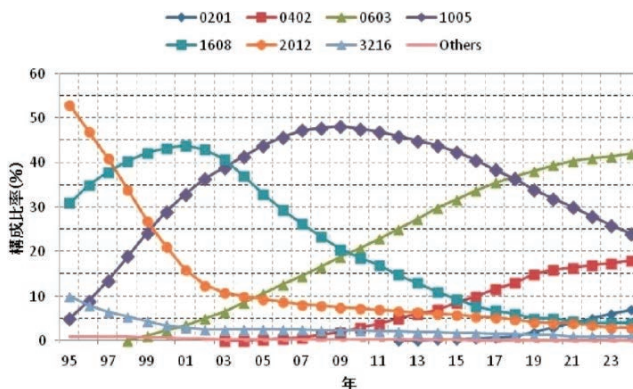


図 1 積層セラミックコンデンサのサイズ別シェアの推移
Size of Multi layered ceramics condensers¹⁾

「0402」(0.2×0.2×0.4 mm) や「0603」(0.3×0.3×0.6 mm) の小型素子の需要が増加していくとみられる。図2に当社チップサーミスタの断面構造を示す。サーミスタ材料は、めっきによる浸食や、使用環境における湿度等により特性が変動しやすいため、当社のチップサーミスタはサーミスタ素体の周囲4面にガラスによる保護コーティングを施すことによって高い信頼性を確保している。しかし、近年需要の高まる小型素子に対しては、ガラスによる保護コーティングが困難であり、新規の保護コーティング技術が求められてきた。そこで、本研究ではSiアルコキシドの加水分解／重縮合反応を利用した液相中での成膜技術を開発し、サーミスタの保護膜への応用を検討した。

1.2 Si アルコキシドの加水分解重縮合反応

図3にテトラエトキシシラン（以下TEOS）を例として、アルカリ触媒を用いた場合のSiアルコキシドの加水分解／重縮合反応の概略を示す。TEOSは電気陰性度の違いによりシリコンと酸素の間で分極している。アルカリ触媒下では、

- ① 負に帯電した水酸化物イオンが、正に分極したSiにアタック
- ② 水を介する形でエトキシ基の一つがシラノール基(Si-OH)に変化
- ③ 立体障害が大きいエトキシ基の一つが立体障害が小さいシラノール基に変わることによって、水酸化物イオンがア

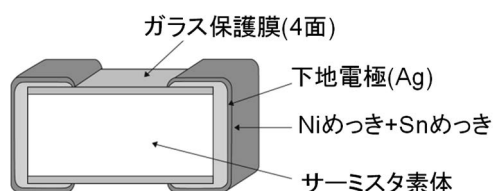


図2 当社チップサーミスタの断面図
Cross sectional image of our chip thermistor

- ④ 全エトキシ基が加水分解したシラノールが生成
- ⑤⑥ シラノールが3次元的に脱水縮合する
球状のSiO₂粒子ができる(Stöber法)^{2-7, 10-12)}。

この反応は条件による粒径制御や、反応時に核となる粒子を入れることでコアシェル構造の粒子を作ることができる^{8,9)}。本研究は、このコアシェル粒子の作製方法を応用して、サーミスタを核にSiO₂膜を表面に析出させて、保護膜への応用を目指している。

2. 実験方法

ラボランスクリー管瓶 No. 5 に、99%メタノール変性アルコール（今津薬品工業）とイオン交換水を所定量秤量、混合した。ここに、角柱状に切断したサーミスタ短冊（0.4×0.4×38 mm）と攪拌子、TEOS（多摩化学工業製高純度正珪酸エチル）を所定量加えてからよく攪拌した。さらに、アルカリ触媒として、0.2 M に調整したLiOH、NaOH、KOHを所定量加え、十分攪拌したのち、55℃のウォーターバス中で加温しながら成膜を行った。全溶媒量は、NaOH中の水を含めて溶媒の物質量が一定となるように設定し、成膜時間は15分とした。各サンプル、成膜後にSEMによる膜構造および膜厚の観察を行った。

3. 結 果

3.1 アルカリ触媒の選定

本成膜方法の基礎となるStöber法では、アンモニアが触媒に用いられており、類似した文献もアンモニアを用いたものがほとんどである。一方で、長尾らは加える電解質のカチオン種(Li⁺, Na⁺, K⁺)によって粒径が変化することについて、カチオン種の吸着によるSiO₂粒子のζ電位（表面の電荷）の変化が原因であると述べている⁵⁾。図4に触媒の種類によるSiO₂膜厚の違いをNaOHを基準とした相対値で示す。なお、LiOHは他のアルカ

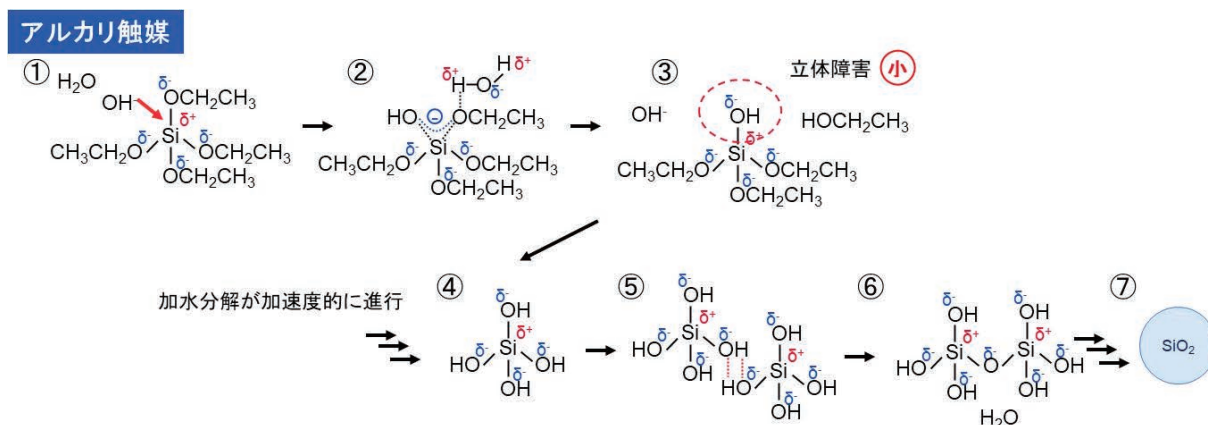
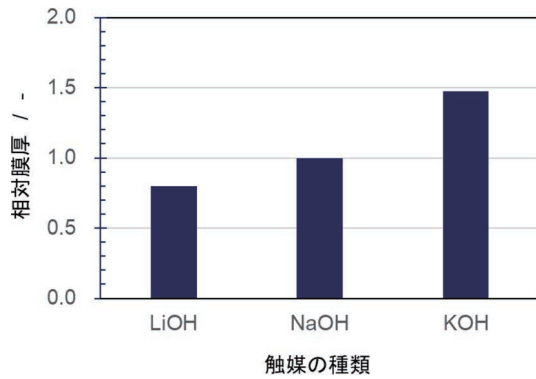


図3 TEOSの加水分解と重縮合反応
Hydrolysis and polycondensation of TEOS

図4 触媒による SiO₂ 膜の膜厚の変化Difference of SiO₂ film thickness by catalysis

リと同量では成膜されなかったため、倍量添加している。このように、アルカリ金属の原子番号が大きくなるにしたがって膜厚が厚くなることが分かった。しかし、KOHを触媒に用いた場合、800℃ 10 min. の熱処理によって、膜が溶融、サーミスタ部が露出したため、保護膜としては不適切であった。そこで、膜の安定性と成膜効率の点から触媒には NaOH を選定した。

3.2 成膜条件と膜厚の関係

図5に触媒の添加量と1回あたりの膜厚を示す。触媒である NaOH の添加量について、添加量の増加によって膜厚も増加傾向を示すものの、0.3 g 以上では副生成物の SiO₂ 粒子の凝集、基材表面へ付着し、膜厚が減少した。TEOS の添加量については、少量の添加で最大を示し、添加量に対して減少する結果となった(図6)。また、水の量に関しては、水の割合が増加するほど、加水分解の促進によって膜厚は増加する傾向が見られ、40%を超えると、急激に減少する結果となった(図7)。実際の成膜においては、膜厚を最大するように NaOH、TEOS、水の量を最適化し、成膜条件とした。

特に影響の大きい水の濃度に対する膜厚の挙動について、Stöber 法による SiO₂ 粒子の成長機構から考察する。SiO₂ 粒子の成長について、長尾らは実験結果とシミュレーションを併せ、シラノールの重合反応も同時に起こっているものの、van der Waals 引力を駆動力とした超微粒子の凝集が支配的であると結論付けている⁵⁾。粒子の分散と凝集は電気二重層斥力と van der Waals 引力の和で扱われ、電気二重層斥力が van der Waals 引力より大きいと分散し、小さいと凝集する。電気二重層斥力はイオン強度の増加により弱くなり、温度上昇、溶媒の誘電率の増加によって増加する。使用した溶媒の比誘電率は、水：78.30 (25℃)、エタノール：24.3、メタノール：32.6であり、水の割合が増加することで、電気二重層斥力が増加すると考えられる。したがって、膜厚が極大を取った後は、SiO₂ 粒子の分散安定化により、超微粒子の凝集が起こらなくなったため、成膜されなかったと考えられ

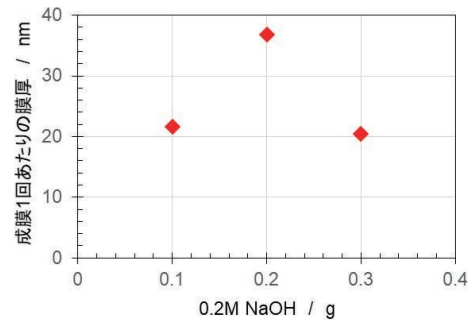


図5 触媒量と膜厚の関係

Relationship between film thickness and amount of catalyst

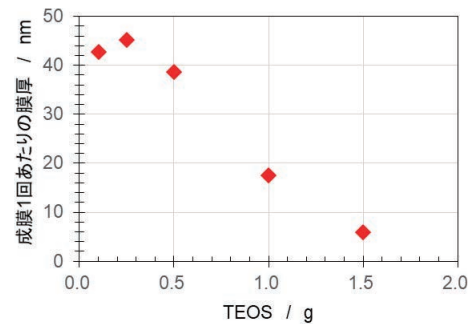


図6 TEOS 量と膜厚の関係

Relationship between film thickness and amount of TEOS

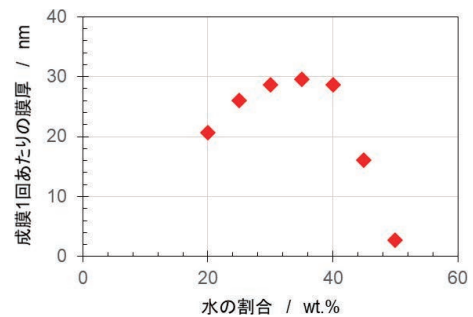


図7 溶媒中の水の割合と膜厚の関係

Relationship between film thickness and water ratio in mixed solution

る。以上の結果から、本コーティング技術は、下記機構で SiO₂ 膜が成長していると考えられる(図8)。

(Phase I)

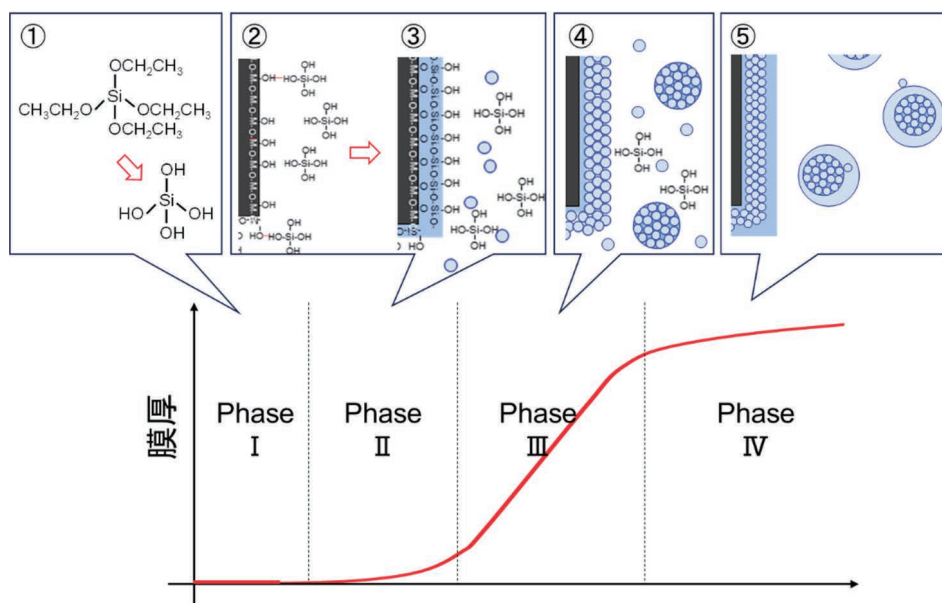
TEOS の加水分解が起こり、シラノールが生成。

(Phase II)

シラノールが核発生濃度に達し、基材表面には数分子層分 SiO₂ 膜が形成されると同時に、シラノール同士も縮合が進行し、極微粒 (2, 3 nm) の粒子が生成する。

(Phase III)

③の状態では表面が不安定で電荷 (ζ 電位) が低いため、塩析効果によって基材表面や粒子同士で凝集し、膜厚、粒径が急激に増大する。この時、TEOS の加水分解も同時に進行しており、絶えず SiO₂ 超微粒子ができ、基材表面や粒子表面に凝集していく。

図8 TEOSの加水分解/重縮合反応を応用したSiO₂膜の成膜メカニズムDeposition mechanism of SiO₂ film applying the hydrolysis and polycondensation of TEOS

(Phase IV)

大部分のTEOSが消費され、シラノールの濃度が核生成濃度以下となり、膜の成長が止まる。

したチップは特性、信頼性ともに要求特性を満足している。

3.3 サーマスタ素子への成膜

前項と同様にサーミスタ短冊に対し、複数回繰り返し成膜することにより、数百nm厚の保護膜の形成状態を確認した。断面観察の結果、図9に示すように、緻密な膜が形成されていることが確認され、劈開による剥離も見られなかった。角部やポア部分にも凹凸部に追従して均一にSiO₂膜が形成されており、密着性・被覆性ともに優れた成膜方法であることが確認された。

本結果の条件をもとに、成膜条件を最適化してSiO₂保護膜を形成した0402サイズのチップサーミスタを作製した(図10)。このように、液相中でのSiO₂膜のコーティング技術をチップサーミスタの保護膜に応用することにより、めっきによる素体の浸食もなく、小型サイズのチップサーミスタを作製することができた。また、作製

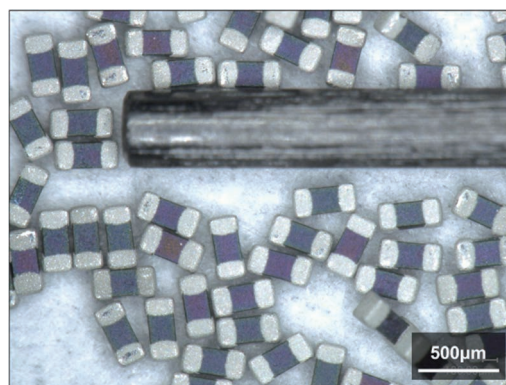
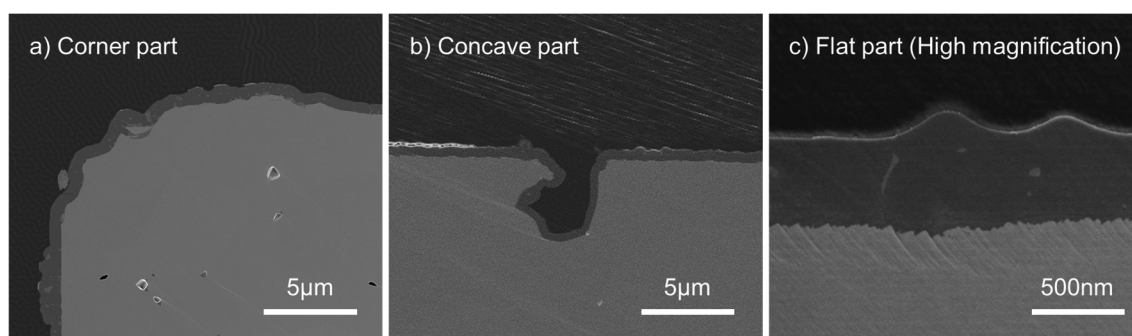


図10 TEOSの加水分解/重縮合反応を応用したSiO₂膜を保護膜とした0402サイズのチップサーミスタ
Prototype 0402size chip-thermistor with SiO₂ protective film applying the hydrolysis and polycondensation of TEOS

図9 サーマスタ上に成膜したSiO₂膜の断面SEM像Cross sectional SEM images of SiO₂ films on thermistor ceramics

4. 結 言

Si アルコキシドの加水分解重縮合反応を利用した液相中での SiO₂ 膜成膜技術を開発し、付き回り性、密着性の良い膜が得られることを確認した。この成膜方法によって成膜した SiO₂ 保護膜をチップサーミスタの保護膜への応用した 0402 サイズのチップサーミスタの作製に成功した。

文 献

- 1) 2024 年までの電子部品技術ロードマップ（一般社団法人電子情報技術産業協会，東京，2015.）
- 2) W. Stober, *J. Colloid and Interface Sci.*, **26**, 62 (1968).
- 3) S. K. Park, K. D. Kim and H. Kim, *A: Physico-chemical and Engineering Aspects*, **197**, 7–17 (2002).
- 4) R. S. Berrú, J. M. Saniger, J. F. Flores and M. S. Espindola, *Journal of Materials Science and Engineering A*, **3**(4), 237–242 (2013).
- 5) D. Nagao, H. Nakabayashi, H. Ishii and M. Konno, *J. Colloid and Interface Sci.*, **394**, 63–68 (2013).
- 6) D. Nagao, T. Satoh and M. Konno, *J. Colloid and Interface Sci.*, **232**, 102–110 (2000).
- 7) D. Nagao, H. Osuzu, A. Yamada, E. Mine, Y. Kobayashi and M. Konno, *J. Colloid and Interface Sci.*, **279**, 143–149 (2004).
- 8) Y. Kobayashi, H. Katakami, E. Mine, D. Nagao, M. Konno and L. M. Liz-Marzán, *J. Colloid and Interface Sci.*, **283**, 392–396 (2005).
- 9) B. Liu, D. Wang, W. Huang, A. Yao, M. Kamitakahara and K. Ioku, *Journal of the Ceramic Society of Japan*, **115**(12), 877–881 (2007).
- 10) T. Matsoukas and E. Gulari, *J. Colloid Interface Sci.*, **124**, 252 (1988).
- 11) T. Matsoukas and E. Gulari, *J. Colloid Interface Sci.*, **132**, 13 (1989).
- 12) G. H. Bogush and C. F. Zukoski, *J. Colloid Interface Sci.*, **142**, 19 (1991).



米澤 岳洋 Takehiro YONEZAWA
開発 PMO-C1 プロジェクトリーダー